

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC950 U.S. PTO
09/753585
01/02/01


別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

2000年 1月 5日

出願番号

Application Number:

特願2000-000425

出願人

Applicant(s):

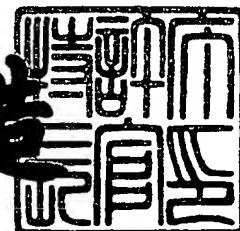
インターナショナル・ビジネス・マシンズ・コーポレーション

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年10月27日

特許庁長官
Commissioner,
Patent Office

及川耕造



【書類名】 特許願
 【整理番号】 JA999174
 【提出日】 平成12年 1月 5日
 【あて先】 特許庁長官殿
 【国際特許分類】 G06F 1/30
 【発明者】
 【住所又は居所】 神奈川県大和市下鶴間1623番地14 日本アイ・ビ
ー・エム株式会社 大和事業所内
 【氏名】 織田大原 重文
 【特許出願人】
 【識別番号】 390009531
 【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレ
イション
 【代理人】
 【識別番号】 100086243
 【弁理士】
 【氏名又は名称】 坂口 博
 【代理人】
 【識別番号】 100091568
 【弁理士】
 【氏名又は名称】 市位 嘉宏
 【復代理人】
 【識別番号】 100079049
 【弁理士】
 【氏名又は名称】 中島 淳
 【電話番号】 03-3357-5171
 【選任した復代理人】
 【識別番号】 100084995
 【弁理士】

【氏名又は名称】 加藤 和詳

【電話番号】 03-3357-5171

【選任した復代理人】

【識別番号】 100085279

【弁理士】

【氏名又は名称】 西元 勝一

【電話番号】 03-3357-5171

【選任した復代理人】

【識別番号】 100099025

【弁理士】

【氏名又は名称】 福田 浩志

【電話番号】 03-3357-5171

【手数料の表示】

【予納台帳番号】 006839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9304391

【包括委任状番号】 9304392

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電源切換装置及びコンピュータ

【特許請求の範囲】

【請求項1】 外部電源及び複数のバッテリによりコンピュータ負荷に電力を供給するための電源切換装置において、

前記外部電源の電力を前記コンピュータ負荷に供給する外部電力回路と、

前記外部電力回路の電力の喪失を検出する検出装置と、

各々のバッテリの電力を前記コンピュータ負荷に供給する複数のバッテリ電力供給回路と、

前記外部電力回路からの電力により前記複数のバッテリの少なくとも1つを充電する充電装置と、

前記充電装置が前記複数のバッテリの少なくとも1つを充電しつつ前記外部電源の電力を前記コンピュータ負荷に供給している間に前記検出装置に応答して所定時間以内に前記複数のバッテリ電力供給回路の少なくとも1つから前記コンピュータ負荷に電力を供給するように前記バッテリ電力供給回路を切り換える切換装置と、

前記検出装置に応答して少なくとも前記所定時間だけ前記コンピュータ負荷に電力を供給する一時電力供給装置と、

を有する電源切換装置。

【請求項2】 前記切換装置が前記複数のバッテリ電力供給回路に各々接続された複数のスイッチを含み、前記バッテリ電力供給回路の対応するバッテリを充電するとき、又は対応するバッテリから電力を前記コンピュータ負荷に供給するときは前記スイッチをオンにし、前記検出装置に応答するときは前記所定時間以内に前記複数のスイッチのうち少なくとも供給能力のあるバッテリに対応するスイッチをオンにして前記コンピュータ負荷に電力を供給する請求項1記載の電源切換装置。

【請求項3】 前記切換装置が前記複数のバッテリ電力供給回路に各々接続された複数のスイッチを含み、前記バッテリ電力供給回路の対応するバッテリを充電するとき、又は対応するバッテリから電力を前記コンピュータ負荷に供給す

るときは前記スイッチをオンにし、前記検出装置に応答するときは前記所定時間以内に前記複数のスイッチのすべてをオンにして前記コンピュータ負荷に電力を供給する請求項1記載の電源切換装置。

【請求項4】 前記切換装置が前記複数のスイッチを制御する切換制御装置を含む請求項2又は請求項3記載の電源切換装置。

【請求項5】 前記複数のバッテリの少なくとも1つが前記外部電源から供給される電力とは独立した電力を供給する固定バッテリである請求項1乃至請求項3の何れか1項記載の電源切換装置。

【請求項6】 外部電源及び複数のバッテリによりコンピュータ負荷に電力を供給するための電源切換装置において、

前記外部電源が接続される入力端子と、

前記コンピュータ負荷が接続される出力端子と、

前記入力端子及び前記出力端子に接続される外部電力回路と、

前記外部電力回路に接続され前記外部電源の喪失を検出する検出装置と、

バッテリが接続される入力端子と該入力端子に接続された第1のスイッチを各々含む複数のバッテリ電力供給回路と、

前記外部電力回路と前記複数の第1のスイッチに接続された充電装置と、

前記外部電力回路と前記複数の第1のスイッチに接続された第2のスイッチと

前記外部電力回路に接続され前記検出装置に応答して少なくとも所定時間だけ前記コンピュータ負荷に電力を供給する一時電力供給装置と、

前記充電装置が前記複数のバッテリの少なくとも1つを充電しかつ前記外部電源の電力を前記コンピュータ負荷に供給している間に前記検出装置に応答して前記所定時間以内に前記複数のバッテリ電力供給回路の少なくとも1つから前記コンピュータ負荷に電力を供給するように前記複数の第1のスイッチ及び前記第2のスイッチを切り換える切換制御装置と、

を有する電源切換装置。

【請求項7】 前記第1のスイッチ及び前記第2のスイッチが電界効果トランジスタである請求項6記載の電源切換装置。

【請求項8】 外部電源及び複数のバッテリによりコンピュータ負荷に電力を供給するための電源切換装置において、

前記外部電源の電力を前記コンピュータ負荷に供給する外部電力手段と、

前記外部電力手段の電力の喪失を検出する検出手段と、

各々のバッテリの電力を前記コンピュータ負荷に供給する複数のバッテリ電力供給手段と、

前記外部電力手段からの電力により前記複数のバッテリの少なくとも1つを充電する充電手段と、

前記充電手段が前記複数のバッテリの少なくとも1つを充電しかつ前記外部電源の電力を前記コンピュータ負荷に供給している間に前記検出手段に応答して所定時間以内に前記複数のバッテリ電力供給手段の少なくとも1つから前記コンピュータ負荷に電力を供給するように前記バッテリ電力供給手段を切り換える切換手段と、

前記検出手段に応答して少なくとも前記所定時間だけ前記コンピュータ負荷に電力を供給する一時電力供給手段と、

を有する電源切換装置。

【請求項9】 請求項1乃至請求項8の何れか1項記載の電源切換装置と、外部電源又はバッテリの電力により動作するコンピュータ負荷と、
を有するコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電源切換装置及びコンピュータに係り、特に、外部から供給される電力によって充電される複数のバッテリに関する電力経路の切り換えを行う電源切換装置と、該電源切換装置を備えたコンピュータに関する。

【0002】

【従来の技術】

ノートブック型パーソナル・コンピュータ（以下、「ノート型PC」という）では、携帯性を向上するために、商用電力をコンピュータ本体に供給するための

直流電力に変換するACアダプタ（AC／DCコンバータ）をノート型PCの本体とは別個に用意し、必要に応じてノート型PCに装着して用いる形態が一般的である。

【0003】

また、このようなノート型PCは、その優れた携帯性により商用電力が得られない場所で用いられる場合が多く、この場合等に対応して、上記ACアダプタにより得られた直流電力が充電されるメイン電池、セカンド電池等の複数のバッテリを内部に備え、ACアダプタが装着されていない場合には上記複数のバッテリの何れかを用いて直流電力を供給するように構成されているものがある。

【0004】

この種のノート型PCにおいて上記複数のバッテリを充電する際には、一般に、バッテリの電圧が一定値に達するまでトリクル充電を行った後に満充電となるまで急速充電を行っている。トリクル充電はバッテリにダメージを与えないよう、小充電を行うものであり、トリクル充電をしている間はバッテリの容量は略0（零）となっている。従って、トリクル充電を実施しているバッテリは、システムの作動に必要な電力を供給することができない。

【0005】

図8はバッテリを2個搭載したノート型PC用電源切換装置の一例を示すものである。同図に示すように、この電源切換装置には、ACアダプタ62から、入力された直流電圧をノート型PCの各部において用いられる所定値の電圧に変換するDC-DCコンバータ66に至る電力供給ラインLとメイン電池64Aとの間に設けられた第1の直列回路100、上記電力供給ラインLとセカンド電池64Bとの間に設けられた第2の直列回路102が備えられている。

【0006】

第1の直列回路100は、電界効果トランジスタ（以下、「FET」という）1及びFET2を備えている。また、第2の直列回路102も第1の直列回路100と同様にFET3及びFET4を備えている。

【0007】

ここで、FET1及びFET3には、各々、カソードがドレインDに接続され

、かつアノードがソースSに接続された内部ダイオードD1及びD3が形成されており、FET2及びFET4には、各々、カソードがソースSに接続され、かつアノードがドレインDに接続された内部ダイオードD2及びD4が形成されている。

【0008】

一方、電力供給ラインLとFET1のソースSとの間、及び電力供給ラインLとFET3のソースSとの間には各々トリクル充電回路140A及びトリクル充電回路140Bが設けられており、電力供給ラインLとFET2のドレインDとの間には急速充電回路142が設けられている。なお、FET2とFET4のドレインDは相互に接続されており、この接続点と電力供給ラインLとの間には急速充電中における急速充電回路142の短絡を防止するためにFET5が設けられている。すなわちFET5は、急速充電回路142によりメイン電池64A又はセカンド電池64Bが急速充電されているときはオフされ、メイン電池64A又はセカンド電池64Bがトリクル充電回路140A又はトリクル充電回路140Bによりトリクル充電されているときか、又はメイン電池64A及びセカンド電池64Bの何れか一方からDC-DCコンバータ66に対して直流電力を供給するときにはオンされる。

【0009】

以上のように構成された電源切換装置において、システムが作動中で、ACアダプタ62、満充電状態とされたメイン電池64A及び空状態とされたセカンド電池64Bが装着されている場合、トリクル充電回路140Bはセカンド電池64Bに対してトリクル充電を行う。このとき、FET1及びFET3は共にオフされ、FET2及びFET4は共にオンされており、更にFET5はオンされている。

【0010】

従って、この状態においてシステムからACアダプタ62が離脱されて外部からの電力供給が遮断された場合には、DC-DCコンバータ66にはメイン電池64AからFET1の内部ダイオードD1、FET2、FET5を順に介して直流電力が供給されることになる。

【0011】

【発明が解決しようとする課題】

しかしながら、図8に示すように電源切換装置をトリクル充電回路と急速充電回路の双方を備えて構成した場合は、電源切換装置のコストが高くなる、小型化し難い、といった問題点があった。

【0012】

この問題点を解消するためには、トリクル充電回路と急速充電回路を1つの充電回路（以下、「統合充電回路」という）として構成して用いることが考えられるが、この場合は次のような機能上の問題点があった。

【0013】

図9は、統合充電回路を備えた電源切換装置の一例を示すものである。同図に示すように、この電源切換装置は、図8に示したものに比較して、トリクル充電回路が削除されている点、急速充電回路が統合充電回路144に置き換わっている点のみが相違している。なお、同図に示す電源切換装置では、パワー・マネジメント・コントローラ（Power Management Controller、以下、「PMC」という）104により、各々FET駆動回路を介してFET1～FET5の各々のスイッチング状態が制御されるように構成されている。

【0014】

なお、図10には充電すべきバッテリが定格電圧4.2Vのリチウムイオン電池を3本直列接続して構成されている場合の、上記統合充電回路144の充電特性の一例が示されている。同図に示すように、この場合は充電電圧が9.0V（リチウムイオン電池1本当り3.0V）に達するまで充電電流値0.3Aでトリクル充電が行われた後、充電電圧が満充電電圧（12.6V）に達するまで充電電流値2.8Aで急速充電が行われる。

【0015】

以上のように構成された電源切換装置において、システムが作動中で、ACアダプタ62、満充電状態とされたメイン電池64A及び空状態とされたセカンド電池64Bが装着されている場合、ACアダプタ62はDC-DCコンバータ66に電力を供給し、統合充電回路144はACアダプタ62から供給された電力

によりセカンド電池64Bに対してトリクル充電を行う。このとき、セカンド電池64Bを充電するためにFET3及びFET4は共にオンされているが、FET1及びFET2はメイン電池64Aとセカンド電池64Bとの短絡を防止するために共にオフされている。また、統合充電回路144の短絡を防止するためにFET5はオフされている。

【0016】

この状態においてシステムからACアダプタ62が離脱されて外部からの電力供給が遮断された場合、FET1及びFET2は共にオフされているため、メイン電池64Aはシステムから切り離されており、メイン電池64AからDC-D Cコンバータ66に対する直流電力の供給は行えない。従って、この場合、作動中のシステムがシャットダウンしてしまう。

【0017】

本発明は上記問題点を解消するために成されたものであり、低コスト化及び小型化が可能で、かつ外部から供給される電力が遮断された場合でも確実に電力を供給することができる電源切換装置を得ると共に、外部からの電力供給の遮断に起因するシャットダウンを回避することができるコンピュータを得ることが目的である。

【0018】

【課題を解決するための手段】

本発明に係る電源切換装置は、外部電源の電力をコンピュータ負荷に供給する外部電力回路を備える。ここで、外部電源にはACアダプタによってコンピュータに供給される直流電源、ACアダプタ内蔵のコンピュータに供給される交流電源、及びコンピュータに直接供給する直流電源を含むことができる。外部電力回路は、これらの外部電源を直接、又は電圧変換、安定化等を行ったのちにコンピュータ負荷及び充電装置に供給する。また、検出装置は外部電力回路の電力の喪失を検出するが、これには外部電源の喪失、又は外部電力回路の異常等により外部電力回路の電圧が所定の値から外れた場合も含む。

【0019】

さらに本発明の電源切換装置は、複数のバッテリ電力供給回路、充電装置、切

換装置、及び一時電力供給装置を備え、コンピュータ負荷に電力を供給しながらバッテリの充電を行う。外部電源の電力をを利用して充電装置によりバッテリを充電する際には、外部電源の電力がコンピュータ負荷にも供給され、コンピュータは動作できるようになる。このとき、何らかの原因により外部電力回路の電力が喪失すると、検出装置によりこの状態が検出され、切換装置はこれに応答して複数のバッテリ電力供給回路の少なくとも1つからコンピュータ負荷に電力を供給するように動作する。

【0020】

切換装置が動作してコンピュータ負荷への電力の供給が外部電力回路の電力からバッテリの電力へと切り換わる動作は所定の時間内に実行される。一時電力供給装置は検出装置の動作に応答して、少なくともこの所定の時間の間、コンピュータ負荷への電力の供給を維持する。従って、バッテリの充電中に外部電源が喪失してコンピュータ負荷への外部電力の供給が停止しても、少なくとも所定の時間の間は一時電力供給装置により電力供給が継続され、更に所定の時間経過後は、少なくとも1つのバッテリにより電力供給が継続される。

【0021】

このように、本発明では、複数のバッテリの少なくとも1つが充電されている際に外部から供給される電力が遮断されたとき、一時電力供給装置によってコンピュータ負荷に電力が供給されている内に、複数のバッテリの少なくとも1つからコンピュータ負荷に電力が供給される状態としているので、トリクル充電回路及び急速充電回路の双方を備える必要がなく、低コスト化及び小型化ができると共に、外部から供給される電力が遮断された場合でも確実にコンピュータ負荷への電力供給を継続することができる。

【0022】

ところで、本発明に係る電源切換装置を、一例として図9を参照して説明した統合充電回路を有する電源切換装置に適用する場合は、上記切換装置を、各々上記複数のバッテリとコンピュータ負荷との間に設けられ、対応するバッテリが充電されるとき又は対応するバッテリからコンピュータに電力を供給するときにオンされ、対応するバッテリが充電されないときにオフされる複数のスイッチ（図

9の第1の直列回路100及び第2の直列回路102に相当)を含んで構成することができる。上記切換装置により、少なくとも電力供給能力のあるバッテリに対応するスイッチか、上記複数のスイッチを全てオンすることによって実現することができる。なお、図9の例においてはFET1ないしFET4の全てをオンにするよりも、FET2及びFET4だけをオンにした方がバッテリ間の電位差が大きいときにバッテリ間に循環電流が流れることを防止できて好ましい。

【0023】

この場合は従来から備えられているスイッチを用いて外部電力回路から上記バッテリ電力供給回路への切り換えを行うことができるので、電源切換装置を低コストかつ小型に構成することができる。

【0024】

また、本発明における外部電力回路の喪失後にコンピュータ負荷に電力を供給するバッテリ電力供給回路を、外部から供給される電力と独立した電力を供給可能な固定バッテリからコンピュータに電力が供給されるものとすることもできる。これによって、上記複数のバッテリの全てが空状態となっている場合でも、確実にコンピュータへの電力供給を継続することができる。

【0025】

更に、本発明に係るコンピュータには、本発明に係る電源切換装置と、電力が供給された状態で所定の動作を行うコンピュータ負荷と、が備えられている。

【0026】

従って、本発明に係るコンピュータによれば、複数のバッテリの少なくとも1つが充電されている際に外部から供給される電力が遮断されたとき、一時電力供給装置によってコンピュータ負荷に電力が供給されている内に、複数のバッテリの少なくとも1つからコンピュータ負荷に電力が供給される状態としているので、トリクル充電回路及び急速充電回路の双方を備える必要がなく、低コスト化及び小型化が可能であると共に、外部から供給される電力が遮断された場合でも確実に電力供給を継続することができ、従って外部からの電力供給の遮断に起因するシャットダウンを回避することができる。

【0027】

なお、上記一時電力供給装置としては、コンデンサや本発明に係る複数のバッテリとは異なるバッテリ等を適用することができる。

【0028】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態の一例を詳細に説明する。図1には、本発明に係る電源切換装置を備えた典型的なパーソナル・コンピュータ（PC）から成るコンピュータシステム10のハードウェア構成がサブシステム毎に模式的に示されている。本発明を適用したPCの一例は、O A D G (PC Open Architecture Developer's Group)仕様に準拠し、オペレーティングシステム（OS）として米マイクロソフト社の“Windows 98又はNT”又はIBM社の“OS/2”を搭載したノートブック型のPC12（図2参照）である。以下、コンピュータシステム10の各部について説明する。

【0029】

コンピュータシステム10全体の頭脳であるCPU14は、OSの制御下で、各種プログラムを実行する。CPU14は、例えば米インテル社製のCPUチップ“Pentium”、“MMXテクノロジPentium”、“Pentium Pro”や、AMD社等の他社製のCPUでも良いし、IBM社製の“Power PC”でも良い。CPU14は、頻繁にアクセスするごく限られたコードやデータを一時格納することで、メインメモリ16への総アクセス時間を短縮するための高速動作メモリであるL2（レベル2）-キャッシュを含んで構成されている。L2-キャッシュは、一般にSRAM（スタティックRAM）チップで構成され、その記憶容量は例えば512kB又はそれ以上である。

【0030】

CPU14は、自身の外部ピンに直結されたプロセッサ直結バスとしてのFS (FrontSide) バス18、高速のI/O装置用バスとしてのPCI (Peripheral Component Interconnect) バス20、及び低速のI/O装置用バスとしてのISA (Industry Standard Architecture) バス22という3階層のバスを介して、後述の各ハードウェア構成要素と相互接続されている。

【0031】

F S B 1 8 と P C I バス 2 0 は、一般にメモリ／P C I 制御チップと呼ばれるC P U ブリッジ（ホスト－P C I ブリッジ）2 4 によって連絡されている。本実施形態のC P U ブリッジ 2 4 は、メインメモリ 1 6 へのアクセス動作を制御するためのメモリコントローラ機能や、F S B 1 8 と P C I バス 2 0 の間のデータ転送速度の差を吸収するためのデータバッファ等を含んだ構成となっており、例えばインテル社製の 4 4 0 B X 等を用いることができる。

【0032】

メインメモリ 1 6 は、C P U 1 4 の実行プログラムの読み込み領域として、或いは実行プログラムの処理データを書き込む作業領域として利用される書き込み可能メモリである。メインメモリ 1 6 は、一般には複数個のD R A M （ダイナミックR A M）チップで構成され、例えば 3 2 M B を標準装備し 2 5 6 M B まで増設可能である。近年では、更に高速化の要求に応えるべく、D R A M は高速ページD R A M、E D O D R A M、シンクロナスD R A M（S D R A M）、バーストE D O D R A M、R D R A M 等へと変遷している。

【0033】

なお、ここでいう実行プログラムには、W i n d o w s 9 8 等のO S、周辺機器類をハードウェア操作するための各種デバイスドライバ、特定業務に向けられたアプリケーションプログラムや、フラッシュR O M 7 2 に格納されたB I O S（Basic Input/Output System：キーボードやフロッピーディスクドライブ等の各ハードウェアの入出力操作を制御するためのプログラム）等のファームウェアが含まれる。

【0034】

P C I バス 2 0 は、比較的高速なデータ伝送が可能なタイプのバス（例えばバス幅 3 2 / 6 4 ビット、最大動作周波数 3 3 / 6 6 / 1 0 0 M H z、最大データ転送速度 1 3 2 / 2 6 4 M B p s）であり、カードバスコントローラ 3 0 のような比較的高速で駆動するP C I デバイス類がこれに接続される。なお、P C I アーキテクチャは、米インテル社の提唱に端を発したものであり、いわゆるP n P（プラグ・アンド・プレイ）機能を実現している。

【0035】

ビデオサブシステム26は、ビデオに関連する機能を実現するためのサブシステムであり、CPU14からの描画命令を実際に処理し、処理した描画情報をビデオメモリ（VRAM）に一旦書き込むと共に、VRAMから描画情報を読み出して液晶ディスプレイ（LCD）28（図2参照）に描画データとして出力するビデオコントローラを含む。また、ビデオコントローラは、付設されたデジタル-アナログ変換器（DAC）によってデジタルのビデオ信号をアナログのビデオ信号へ変換することができる。アナログのビデオ信号は、信号線を介してCRTポート（図示省略）へ出力される。

【0036】

また、PCIバス20にはカードバスコントローラ30、オーディオサブシステム32、ドッキングステーションインターフェース（Dock I/F）34及びミニPCIスロット36が各々接続されている。カードバスコントローラ30は、PCIバス20のバスシグナルをPCIカードバススロット38のインターフェースコネクタ（カードバス）に直結させるための専用コントローラである。カードバススロット38には、例えばPC12本体の壁面に配設され、PCMCIA（Personal Computer Memory Association）／JEIDA（Japan Electronic Industry Development Association）が策定した仕様（例えば“PC Card Standard 95”）に準拠したPCカード40が装填される。

【0037】

Dock I/F34は、PC12とドッキングステーション（図示省略）を接続するためのハードウェアであり、PC12がドッキングステーションにセットされると、ドッキングステーションの内部バスがDock I/F34に接続され、ドッキングステーションの内部バスに接続された各種のハードウェア構成要素がDock I/F34を介してPCIバス20に接続される。また、ミニPCIスロット36には、例えばコンピュータシステム10をネットワーク（例えばLAN）に接続するためのネットワークアダプタ42が接続される。

【0038】

PCIバス20とISAバス22はI/Oブリッジ44によって相互に接続されている。I/Oブリッジ44は、PCIバス20とISAバス22とのブリッジ

ジ機能、DMAコントローラ機能、プログラマブル割り込みコントローラ（P I C）機能、及びプログラマブル・インターバル・タイマ（P I T）機能、I D E（Integrated Drive Electronics）インターフェース機能、U S B（Universal Serial Bus）機能、S M B（System Management Bus）インターフェース機能を備えていると共に、リアルタイムクロック（R T C）を内蔵しており、例えばインテル社製のP I I X 4というデバイス（コアチップ）を用いることができる。

【0039】

なお、DMAコントローラ機能は、周辺機器（たとえばF D D）とメインメモリ16との間のデータ転送をC P U 1 4の介在なしに実行するための機能である。またP I C機能は、周辺機器からの割り込み要求（I R Q）に応答して所定のプログラム（割り込みハンドラ）を実行させる機能である。また、P I T機能はタイマ信号を所定周期で発生させる機能であり、その発生周期はプログラマブルである。

【0040】

また、I D Eインターフェース機能によって実現されるI D Eインターフェースには、I D Eハードディスクドライブ（H D D）4 6が接続される他、I D E C D-R O Mドライブ4 8がA T A P I（AT Attachment Packet Interface）接続される。また、I D E C D-R O Mドライブ4 8の代わりに、D V D（Digital Video Disc又はDigital Versatile Disc）ドライブのような他のタイプのI D E装置が接続されていても良い。H D D4 6やC D-R O Mドライブ4 8等の外部記憶装置は、例えばP C 1 2本体内の「メディアベイ」又は「デバイスベイ」と呼ばれる収納場所に格納される。これら標準装備された外部記憶装置は、F D Dやバッテリパックのような他の機器類と交換可能かつ排他的に取り付けられる場合もある。

【0041】

また、I / Oブリッジ4 4にはU S Bポートが設けられており、このU S Bポートは、例えばP C 1 2本体の壁面等に設けられたU S Bコネクタ5 0と接続されている。U S Bは、電源投入のまま新しい周辺機器（U S Bデバイス）を抜き差しする機能（ホット・プラギング機能）や、新たに接続された周辺機器を自動

認識しシステムコンフィギュレーションを再設定する機能（プラグアンドプレイ機能）をサポートしている。1つのUSBポートに対して、最大63個のUSBデバイスをディジーチェーン接続することができる。USBデバイスの例は、キーボード、マウス、ジョイスティック、スキヤナ、プリンタ、モデム、ディスプレイモニタ、タブレットなど様々である。

【0042】

更に、I/Oブリッジ44にはSMバスを介してEEPROM94が接続されている。EEPROM94はユーザによって登録されたパスワードやスーパーバイザーパスワード、製品シリアル番号等の情報を保持するためのメモリであり、不揮発性で記憶内容を電気的に書き替え可能とされている。

【0043】

また、I/Oブリッジ44は電源回路54に接続されている。電源回路54はACアダプタ62、バッテリとしてのメイン電池64A又はセカンド電池64Bを充電すると共にACアダプタ62や各電池からの電力供給経路を切り換える電源切換回路68、及びコンピュータシステム10で使用される5V、3.3V等の直流定電圧を生成するDC/DCコンバータ66等の回路を備えている。電源切換回路68が本発明の電源切換装置に、ACアダプタ62が本発明の外部電力回路に、各々相当する。なお、メイン電池64A及びセカンド電池64Bは、双方とも定格電圧4.2Vのリチウムイオン電池を3本直列接続して構成されている。

【0044】

一方、I/Oブリッジ44を構成するコアチップの内部には、コンピュータシステム10の電源状態を管理するための内部レジスタと、該内部レジスタの操作を含むコンピュータシステム10の電源状態の管理を行うロジック（ステートマシン）が設けられている。

【0045】

上記ロジックは電源回路54との間で各種の信号を送受し、この信号の送受により、電源回路54からコンピュータシステム10への実際の給電状態を認識し、電源回路54は上記ロジックからの指示に応じてコンピュータシステム10へ

の電力供給を制御する。

【0046】

I SAバス22はPCIバス20よりもデータ転送速度が低いバスであり（例えばバス幅16ビット、最大データ転送速度4MBps）、Super I/Oコントローラ70、EEPROM等から成るフラッシュROM72、CMOS74、ゲートアレイロジック76に接続されたエンベデッドコントローラ80に加え、キーボード／マウスコントローラのような比較的低速で動作する周辺機器類（何れも図示省略）を接続するのに用いられる。

【0047】

Super I/Oコントローラ70にはI/Oポート78が接続されている。Super I/Oコントローラ70は、フロッピーディスクドライブ(FDD)の駆動、パラレル・ポートを介したパラレル・データの入出力 PIO)、シリアル・ポートを介したシリアル・データの入出力(SIO)を制御する。

【0048】

フラッシュROM72は、BIOS等のプログラムを保持するためのメモリであり、不揮発性で記憶内容を電気的に書き替え可能とされている。また、CMOS74は揮発性の半導体メモリがバックアップ電源に接続されて構成されており、不揮発性かつ高速の記憶手段として機能する。

【0049】

エンベデッドコントローラ80は、図示しないキーボードのコントロールを行うと共に、内蔵されたパワー・マネージメント・コントローラ(Power Management Controller、以下、「PMC」という)82(図3も参照)によってゲートアレイロジック76と協働して電源管理機能の一部を担う。なお、本実施形態に係るPMC82はメイン電池64A及びセカンド電池64Bの容量(その時点での出力可能な直流電力値)を検知する機能を有している。PMC82が本発明の切換制御装置に相当する。

【0050】

図3には、上記電源切換回路68の内部構成の一例が示されている。同図に示すように、この電源切換回路68には、外部電源としての交流電源ACが接続さ

れた入力端子62Aと、DC-DCコンバータ66が接続された出力端子62Bと、に接続されたACアダプタ62からDC-DCコンバータ66に至る電力供給ラインLとメイン電池64Aとの間に設けられた第1の直列回路100、上記電力供給ラインLとセカンド電池64Bとの間に設けられた第2の直列回路102が備えられている。なお、本実施形態に係るPC12にはバッテリパック収納部（図示省略）が設けられており、該バッテリパック収納部に上記メイン電池64A及びセカンド電池64Bは取り外し可能に装着されている。また、メイン電池64A及びセカンド電池64Bはバッテリパック収納部に装着された状態で、各々入力端子65A及び65Bを介して第1の直列回路100及び第2の直列回路102に接続されている。入力端子65AからDC-DCコンバータ66に至るメイン電池64AからDC-DCコンバータ66へ電力を供給するための回路と、入力端子65BからDC-DCコンバータ66に至るセカンド電池64BからDC-DCコンバータ66へ電力を供給するための回路と、が各々本発明のバッテリ電力供給回路に相当する。

【0051】

第1の直列回路100は、内部ダイオードのカソード同士が相互に接続された電界効果トランジスタ（以下、「FET」という）1及びFET2を備えている。FETとしてはパワーMOSFETが使用できる。また、第2の直列回路102も第1の直列回路100と同様に内部ダイオードのカソード同士が相互に接続されたFET3及びFET4を備えている。

【0052】

ここで、FET1及びFET3には、各々、カソードがドレインDに接続され、かつアノードがソースSに接続された内部ダイオードD1及びD3が形成されており、FET2及びFET4には、各々、カソードがソースSに接続され、かつアノードがドレインDに接続された内部ダイオードD2及びD4が形成されている。なお、第1の直列回路100及び第2の直列回路102の双方が本発明のスイッチ及び第1のスイッチに相当する。

【0053】

一方、電力供給ラインLとFET2のドレインDとの間には急速充電機能とト

リカル充電機能とを有する統合充電回路144が設けられている。なお、FET2とFET4のドレインDは相互に接続されており、この接続点と電力供給ラインLとの間には統合充電回路144によるメイン電池64A又はセカンド電池64Bの充電中における統合充電回路144の短絡を防止するためにFET5が設けられている。すなわちFET5は、統合充電回路144によりメイン電池64A又はセカンド電池64Bが充電されているときはオフされ、メイン電池64A及びセカンド電池64Bの何れか一方からDC-DCコンバータ66に対して直流電力を供給するときにはオンされる。なお、FET5にはカソードがドレインDに接続され、かつアノードがソースSに接続された内部ダイオードD5が形成されている。FET5が本発明の第2のスイッチに、統合充電回路144が本発明の充電装置に、相当する。

【0054】

また、メイン電池64Aとセカンド電池64Bとの短絡を防止するために、統合充電回路144によってメイン電池64Aが充電されるときはFET1及びFET2が共にオンされると共にFET3及びFET4が共にオフされ、セカンド電池64Bが充電されるときはFET1及びFET2が共にオフされると共にFET3及びFET4が共にオンされる。

【0055】

FET1～FET5のゲートGには、各々別個のFET駆動回路の出力端が接続されている。各FET駆動回路は、入力された信号がハイレベルであるときに出力端に接続されたFETをオンし、入力された信号がローレベルであるときは出力端に接続されたFETをオフする機能を有している。

【0056】

一方、電源切換回路68には電力供給ラインL上にACアダプタ検出回路110及び一時電力供給回路112が備えられている。

【0057】

ACアダプタ検出回路110は図4に示すように、抵抗R1、R2によって構成され、かつ電力供給ラインLに接続された分圧抵抗と、-入力端子が上記抵抗R1と抵抗R2との接続点に接続され、かつ+入力端子に所定の基準電圧が印加

されたコンパレータCPとを含んで構成されており、コンパレータCPの出力端からは抵抗R1と抵抗R2との抵抗値の比率に応じて分圧された電力供給ラインL上の電圧が上記基準電圧より小さな場合はハイレベルの電圧とされ、上記分圧された電力供給ラインL上の電圧が上記基準電圧以上である場合はローレベルの電圧とされた#AC-ADAP信号が出力される。なお、本実施形態における上記抵抗R1及び抵抗R2の抵抗値の比率は、#AC-ADAP信号が、ACアダプタ62がPC12に装着されているときにローレベルとなり、ACアダプタ62がPC12に装着されていないときにハイレベルとなるように予め設定されている。

【0058】

すなわち、ACアダプタ検出回路110はACアダプタ62を介した外部からの電力供給の遮断を検出するものであり、本発明の検出装置に相当する。

【0059】

また、一時電力供給回路112は図3に示すように、所定容量（本実施形態では $47\mu F$ ）のコンデンサC1を含んで構成されている。このコンデンサC1によって、ACアダプタ62がPC12から離脱された際に、すなわちACアダプタ62を介して外部から供給される電力が遮断された際に、所定期間（マイクロ・セカンド・オーダー）だけDC-DCコンバータ66に対して直流電力を供給することができる。従って、一時電力供給回路112が本発明の一時電力供給装置として機能する。

【0060】

更に、電源切換回路68にはACアダプタ62を介した電力供給が遮断された場合にメイン電池64A及びセカンド電池64Bの双方をDC-DCコンバータ66に接続するように電力供給経路を切り換える機能を有する切換装置としての電池切換回路114が備えられており、該電池切換回路114はD型フリップフロップ116及びセレクタ118を含んで構成されている。

【0061】

D型フリップフロップ116のD入力端及びプリセット(PR)入力端はハイレベルに固定されており、クロック(CK)入力端はACアダプタ検出回路11

0に含まれるコンパレータCPの出力端に接続されて#AC-ADAP信号が入力され、クリア(CLR)入力端はPMC82のクリア出力端に接続されて#CLR信号が入力されるように構成されている。また、D型フリップフロップ116のQ'出力端はセレクタ118のセレクト(#A/B)入力端に接続されている。なお、参考のために本実施形態におけるD型フリップフロップ116の真理値表を表1に示す。

【0062】

【表1】

CLR	PR	D	CK	Q	Q'	機能
L	H	X	X	L	H	クリア
H	L	X	X	H	L	プリセット
L	L	X	X	H	H	-
H	H	L	↑	L	H	-
H	H	H	↑	H	L	-
H	H	X	↓	Qn	Qn'	変化なし

×：ドントケア ↑：立上りエッジ ↓：立下りエッジ

【0063】

一方、セレクタ118は各々4ビット構成とされたA入力端(1A、2A、3A、4A)とB入力端(1B、2B、3B、4B)を備えた、所謂2チャンネル・マルチプレクサとして構成されており、ストローブ(#G)端子がローレベルとされた状態で、#A/B入力端がローレベルとされたときにA入力端に入力されている信号がY出力端(1Y、2Y、3Y、4Y)に出力され、#A/B入力端がハイレベルとされたときにB入力端に入力されている信号がY出力端に出力されるように構成されている。

【0064】

セレクタ118の4ビットのA入力端(1A、2A、3A、4A)は、各々ローレベル、ハイレベル、ローレベル、ハイレベルに固定的に設定されており、B入力端(1B、2B、3B、4B)には、PMC82の出力端1、2、3、4が各々接続されており、更にY出力端(1Y、2Y、3Y、4Y)には、各々FET1、FET2、FET3、FET4に出力端が接続されたFET駆動回路の入

力端が各々接続されている。

【0065】

また、FET5に出力端が接続されたFET駆動回路の入力端はPMC82の出力端5に接続されている。更に、PMC82の入力端にはACアダプタ検出回路110に含まれるコンパレータCPの出力端が接続されており、#AC-ADAP信号が入力される。

【0066】

なお、コンピュータシステム10を構成するためには、図1に示した以外にも多くの電気回路が必要である。但し、これらは当業者には周知であり、また、本発明の要旨を構成するものではないので、本明細書中では説明を省略する。また、図面の錯綜を回避するため、図中の各ハードウェアブロック間の接続も一部しか図示していないことを付記しておく。

【0067】

次に本実施形態の作用として、電源切換回路68の動作について説明する。

【0068】

まず、PMC82は動作開始時に、電池切換回路114に含まれるセレクタ118のY出力端からFET1～FET4に各々対応するFET駆動回路に出力される信号A、B、C、Dを、PMC82の各出力端1、2、3、4から出力された信号と一致するように電池切換回路114を制御する。

【0069】

具体的には、D型フリップフロップ116のPR入力端はハイレベルに固定されているので、#CLR信号を所定期間だけローレベルにすることによって、表1の真理値表からも明らかのようにD型フリップフロップ116のQ'出力端をハイレベルとすることができます。セレクタ118の#A/B入力端がハイレベルとなり、これによってセレクタ118のY出力端からはB入力端に入力された信号が出力されるようになる。これによって、通常動作時（ACアダプタ62がPC12に装着されている状態）には、PMC82によってFET1～FET4のオン/オフ制御を行うことができる状態となる。

【0070】

ここで、メイン電池64Aのトリクル充電を行う際には、PMC82は出力信号1、2、3、4、5を各々ハイレベル、ハイレベル、ローレベル、ローレベル、ローレベルとすることによって、電池切換回路114及び各FET駆動回路を介してFET1～FET4の各々の状態を、FET1=オン、FET2=オン、FET3=オフ、FET4=オフにするとと共に、FET駆動回路のみを介してFET5の状態をオフにする。これによって、メイン電池64Aとセカンド電池64Bとの短絡を防止し、かつ統合充電回路144の短絡を防止するとと共に、メイン電池64Aには統合充電回路144によってトリクル充電が行われる。また、DC-DCコンバータ66にはACアダプタ62により電力が供給される。

【0071】

また、セカンド電池64Bのトリクル充電を行う際には、PMC82は出力信号1、2、3、4、5を各々ローレベル、ローレベル、ハイレベル、ハイレベル、ローレベルとすることによって、電池切換回路114及び各FET駆動回路を介してFET1～FET4の各々の状態を、FET1=オフ、FET2=オフ、FET3=オン、FET4=オンにするとと共に、FET駆動回路のみを介してFET5の状態をオフにする。これによって、メイン電池64Aとセカンド電池64Bとの短絡を防止し、かつ統合充電回路144の短絡を防止するとと共に、セカンド電池64Bには統合充電回路144によってトリクル充電が行われる。また、DC-DCコンバータ66にはACアダプタ62により電力が供給される。

【0072】

このトリクル充電が行われている際に、ACアダプタ62がPC12から離脱された場合、図5に示すように、#AC-ADAP信号はそれまでのローレベルからハイレベルに変化する。ここで、D型フリップフロップ116のD入力端はハイレベルに固定されており、かつCLR入力端に入力されている#CLR信号はハイレベルであるので、表1の真理値表からも明らかのように、D型フリップフロップ116のQ'出力端は#AC-ADAP信号の立ち上がりエッジに同期してローレベルに変化する。

【0073】

するとセレクタ118の#A/B入力端はローレベルとなるので、セレクタ1

18のY出力端はA入力端の状態と同一とされる、すなわちY出力端の状態が、1 Y = ローレベル、2 Y = ハイレベル、3 Y = ローレベル、4 Y = ハイレベルとされる。

【0074】

この動作によって、FET1～FET4は各々、FET1 = オフ、FET2 = オン、FET3 = オフ、FET4 = オンとなり、メイン電池64AとDC-DCコンバータ66との間はFET1の内部ダイオードD1、FET2、及びFET5の内部ダイオードD5を介して接続された状態となり、セカンド電池64BとDC-DCコンバータ66との間はFET3の内部ダイオードD3、FET4、及びFET5の内部ダイオードD5を介して接続された状態となる。従って、メイン電池64A及びセカンド電池64Bの少なくとも一方にDC-DCコンバータ66に直流電力を供給可能な容量がある場合には、DC-DCコンバータ66に直流電力を供給することができる。この際のFET1～FET4の切り換え動作は、PMC82が介在することなく、一時電力供給回路112によりDC-DCコンバータ66への直流電力の供給が可能な期間内に電池切換回路114に含まれたハードウェアによって瞬時に行われる所以、DC-DCコンバータ66への直流電力の供給が停止されることはない。

【0075】

次に、図6を参照して、メイン電池64A及びセカンド電池64Bの何れか一方がトリクル充電されているときにACアダプタ62がPC12から離脱された際のPMC82の動作を説明する。なお、図6は、PMC82がACアダプタ62を介した電力供給の遮断を検出した際、すなわちACアダプタ検出回路110から入力されている#AC-ADAP信号がローレベルからハイレベルに変化した際にPMC82によって実行される割込処理の流れを示すフローチャートである。

【0076】

同図のステップ200では出力端5をハイレベルとすることによりFET5をオンとし、次のステップ202ではメイン電池64A及びセカンド電池64Bの容量を検出し、更に次のステップ204ではステップ202で検出したメイン

電池64Aの容量がDC-DCコンバータ66に直流電力を供給可能な容量であるか否かを判定し、供給可能である場合（肯定判定された場合）はステップ206に移行して出力端1、2、3、4を各々ハイレベル、ハイレベル、ローレベル、ローレベルとした後にステップ212へ移行する。なお、電池の容量を検出する方法としては、電池の電圧をPMC82が直接得る方法（電池電圧をPMC82に入力し、PMC82内部でA/D変換する）や、バッテリパックとPMC82とが通信を行って、該バッテリパックから送信されてくる電池容量や電圧を示す情報を用いる方法等がある。

【0077】

一方、上記ステップ204において、供給可能でないと判定された場合（否定判定された場合）はステップ208に移行してステップ202で検出したセカンド電池64Bの容量がDC-DCコンバータ66に直流電力を供給可能な容量であるか否かを判定し、供給可能である場合（肯定判定された場合）はステップ210に移行して出力端1、2、3、4を各々ローレベル、ローレベル、ハイレベル、ハイレベルとした後にステップ212へ移行する。

【0078】

ステップ212では#CLR信号を所定期間だけローレベルにする（図5の#CLR信号のローレベルの期間に対応）ことによってD型フリップフロップ116をクリアする。これによって、D型フリップフロップ116のQ'出力端はハイレベルに戻され、セレクタ118ではB入力端が選択されるので、上記ステップ206又はステップ210によって設定された出力端1～4の状態がセレクタ118を介してFET1～FET4の各々に対応するFET駆動回路に入力され、FET1～FET4は、PMC82の出力端がステップ206で設定された場合はFET1=オン、FET2=オン、FET3=オフ、FET4=オフとなり、PMC82の出力端がステップ210で設定された場合はFET1=オフ、FET2=オフ、FET3=オン、FET4=オンとなる。

【0079】

また、上記ステップ212の処理によって、これ以降のFET1～FET4のオン／オフの制御がPMC82によって行うことができるようになる。

【0080】

一方、上記ステップ208において、供給可能でないと判定された場合（否定判定された場合）はPC12に直流電力を供給することができない状態であるので、出力端1～4の操作及びD型フリップフロップ116のクリアを行うことなく本割込処理を終了する。

【0081】

このように、上記割込処理では、ACアダプタ62がPC12から離脱された場合に、DC-DCコンバータ66に対して直流電力を供給可能な電池をDC-DCコンバータ66に接続するように制御している。すなわち、上述したように電池切換回路114のACアダプタ62が離脱された際の動作によって、離脱直後のDC-DCコンバータ66への直流電力の供給が行われるが、このときの電力供給経路はFET1、FET3、FET5の内部ダイオードを含んで形成されているため、この状態で電力供給を継続した場合、上記内部ダイオードからの高熱の発生や効率の低下等の問題が生じる。

【0082】

そこで本実施形態では、ACアダプタ62の離脱直後は上記内部ダイオードを介して電力を供給し、その後はPMC82による上記割込処理によって内部ダイオードを介さずに電力を供給するようにしている。

【0083】

図7には、ACアダプタ62が離脱された瞬間の前後における#AC-ADA P信号、一時電力供給回路112を構成するコンデンサC1の端子間電圧、及びFET2のゲート信号（FET駆動回路からFET2のゲートGに入力される信号）の各々の測定結果例が示されている。なお、同図における横方向の1目盛は50μS、縦方向の1目盛は5Vである。

【0084】

同図に示すように、ACアダプタ62が離脱された瞬間から#AC-ADAP信号によってACアダプタ62が離脱されたことが検出されるまでには、約100μSの時間差があるが、コンデンサC1の端子間電圧は徐々に減少するため、上記時間差以上にDC-DCコンバータ66への直流電力の供給を保持すること

ができ、この保持期間内に電池切換回路114によってFET1～FET4の状態を、FET1=オフ、FET2=オン、FET3=オフ、FET4=オンに切り換えることによって直流電力をPC12に継続して供給することができる。

【0085】

以上詳細に説明したように、本実施形態に係る電源切換回路では、ACアダプタ62を介して外部から供給される電力の遮断を検出するACアダプタ検出回路110と、ACアダプタ62を介して外部から供給される電力が遮断されたときに所定時間だけ電力を供給する一時電力供給回路112を備えると共に、メイン電池64A及びセカンド電池64Bの何れかが充電されている際にACアダプタ62がPC12から離脱されたとき、すなわち、ACアダプタ62を介した外部からの電力供給が遮断されたとき、上記所定時間内に全ての電池をPC12に接続しているので、PC12に電力を継続して供給することができる。

【0086】

なお、本実施形態では、一時電力供給回路112としてコンデンサC1を適用した場合について説明したが、本発明はこれに限定されるものではなく、例えば、メイン電池64A、セカンド電池64Bと同様の構成とされた他の電池を適用する形態とすることもできる。

【0087】

また、本実施形態では、外部からの電力供給が遮断されたときに、外部から供給された電力によって充電されるメイン電池64A及びセカンド電池64BをDC-DCコンバータ66に接続する場合について説明したが、本発明はこれに限定されるものではなく、例えば、メイン電池64A及びセカンド電池64Bとは別に固定電池を備えておき、該固定電池をDC-DCコンバータ66に接続する形態とすることができる。これによって、メイン電池64A及びセカンド電池64Bが双方とも空状態となっている場合でも、確実にコンピュータへの電力供給を継続することができる。この場合の固定電池が本発明の固定バッテリに相当する。

【0088】

また、本実施形態では、ACアダプタ62がPC12から離脱されることにより外部から供給される電力が遮断される場合について説明したが、例えば電力供給ラインL又はACアダプタ62に電力を入力するケーブルが断線した場合等にも外部から供給される電力が遮断される。本発明はこのような場合においても本実施形態と同様に作用する。

【0089】

また、本実施形態では、ACアダプタ62が離脱された際にPMC82によってFET5をFET駆動回路を介してオンする場合について説明したが、本発明はこれに限定されるものではなく、例えば、ACアダプタ検出回路110の出力端子をFET5に接続されたFET駆動回路に直接接続して、該FET駆動回路によってFET5をオンする形態とすることもでき、電池切換回路114に含まれたセレクタ118を5ビット構成のマルチプレクサで構成すると共に、5ビット目のA入力端をハイレベルに固定し、かつ5ビット目のY出力端をFET5に対応するFET駆動回路に接続しておくことによって、ACアダプタ62が離脱された際にハードウェア的にFET5をオンする形態とすることもできる。この場合は、PMC82による制御を介さずにFET5をオンすることができるので、本実施形態に比較してFET5のオンへの切り換えを高速化することができる。

【0090】

また、本実施形態では、本発明の複数のバッテリとしてメイン電池64A及びセカンド電池64Bの2つの電池を適用した場合について説明したが、本発明はこれに限定されるものではなく、例えば、3つ以上の電池（バッテリ）を備えた形態とすることもできる。

【0091】

また、本実施形態では、本発明の切換手段としてD型フリップフロップとセレクタとにより構成された回路を適用した場合について説明したが、本発明はこれに限定されるものではなく、一時電力供給回路112による供給電力の保持期間内にメイン電池64A及びセカンド電池64Bの双方をDC-DCコンバータ66に接続できる回路であれば如何なる回路構成も採ることができる。

【0092】

また、本実施形態では、ACアダプタ62が離脱された瞬間に電池切換回路114によってFET1～FET4を各々、FET1=オフ、FET2=オン、FET3=オフ、FET4=オンとする場合について説明したが、本発明はこれに限定されるものではなく、FET1～FET4は双方の電池がDC-DCコンバータ66に接続される状態とされればよく、例えば、FET1～FET4を全てオンとする形態とすることもできる。

【0093】

また、本実施形態では、ACアダプタ検出回路110を、#AC-ADAP信号がACアダプタ62からのDC-DCコンピュータ66への電力の供給が遮断されたときにローレベルからハイレベルに変化するように構成した場合について説明したが、本発明はこれに限定されるものではなく、例えば#AC-ADAP信号がACアダプタ62からのDC-DCコンピュータ66への電力の供給が遮断されたときにハイレベルからローレベルに変化するようにACアダプタ検出回路110を構成する形態としてもよい。

【0094】

【発明の効果】

以上説明したように本発明に係る電源切換装置は、複数のバッテリの少なくとも1つが充電されている際に外部から供給される電力が遮断されたとき、一時電力供給装置によってコンピュータ負荷に電力が供給されている内に、複数のバッテリの少なくとも1つからコンピュータ負荷に電力が供給される状態としているので、トリクル充電回路及び急速充電回路の双方を別々に備える必要がなく、低コスト化及び小型化が可能であると共に、外部から供給される電力が遮断された場合でも確実にコンピュータ負荷への電力供給を継続することができる、という優れた効果を有する。

【0095】

また、本発明に係るコンピュータは、複数のバッテリの少なくとも1つが充電されている際に外部から供給される電力が遮断されたとき、一時電力供給装置によってコンピュータ負荷に電力が供給されている内に、複数のバッテリの少なく

とも1つからコンピュータ負荷に電力が供給される状態としているので、トリクル充電回路及び急速充電回路の双方を備える必要がなく、低コスト化及び小型化が可能であると共に、外部から供給される電力が遮断された場合でも確実に電力供給を継続することができ、従って外部からの電力供給の遮断に起因するシャットダウンを回避することができる、という優れた効果を有する。

【図面の簡単な説明】

【図1】 実施の形態に係るコンピュータシステムの概略構成を示すブロック図である。

【図2】 ノート型PCの外観を示す斜視図である。

【図3】 実施の形態に係る電源切換回路の構成を示す概略ブロック図（一部回路図）である。

【図4】 実施の形態に係るACアダプタ検出回路の構成を示す回路図である。

【図5】 実施の形態に係る電源切換回路の作用の説明に供するタイムチャートである。

【図6】 実施の形態に係るPMCにおいてACアダプタが離脱された際に実行される割込処理の流れを示すフローチャートである。

【図7】 実施の形態に係る電源切換回路の効果の説明に供する波形図である。

【図8】 従来の電源切換装置の構成例を示す概略ブロック図である。

【図9】 図8の電源切換装置のトリクル充電回路と急速充電回路とを1つの統合充電回路に置き換えた場合の構成例を示す概略ブロック図である。

【図10】 統合充電回路の充電特性の一例を示すグラフである。

【符号の説明】

10 コンピュータシステム

14 CPU

44 I/Oブリッジ

54 電源回路

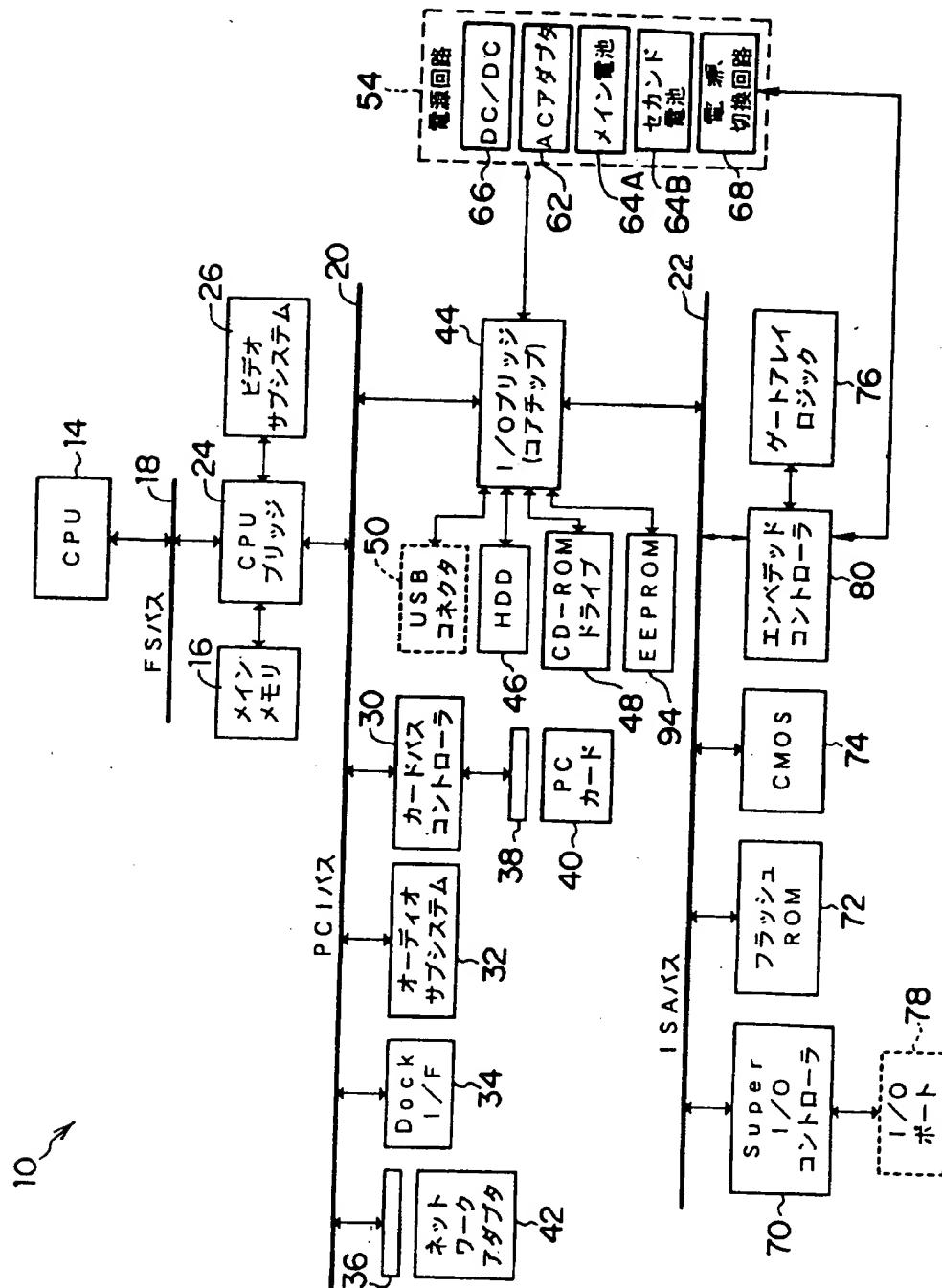
62 ACアダプタ（外部電力回路）

- 64A メイン電池（バッテリ）
- 64B セカンド電池（バッテリ）
- 66 DC-DCコンバータ（コンピュータ負荷）
- 68 電源切換回路（電源切換装置）
- 76 ゲートアレイロジック
- 80 エンベデッドコントローラ
- 82 パワー・マネージメント・コントローラ（切換制御装置）
- 100 第1の直列回路（スイッチ、第1のスイッチ）
- 102 第2の直列回路（スイッチ、第1のスイッチ）
- 110 ACアダプタ検出回路（検出装置）
- 112 一時電力供給回路（一時電力供給装置）
- 114 電池切換回路（切換装置）
- 116 D型フリップフロップ
- 118 セレクタ
- 144 統合充電回路（充電装置）

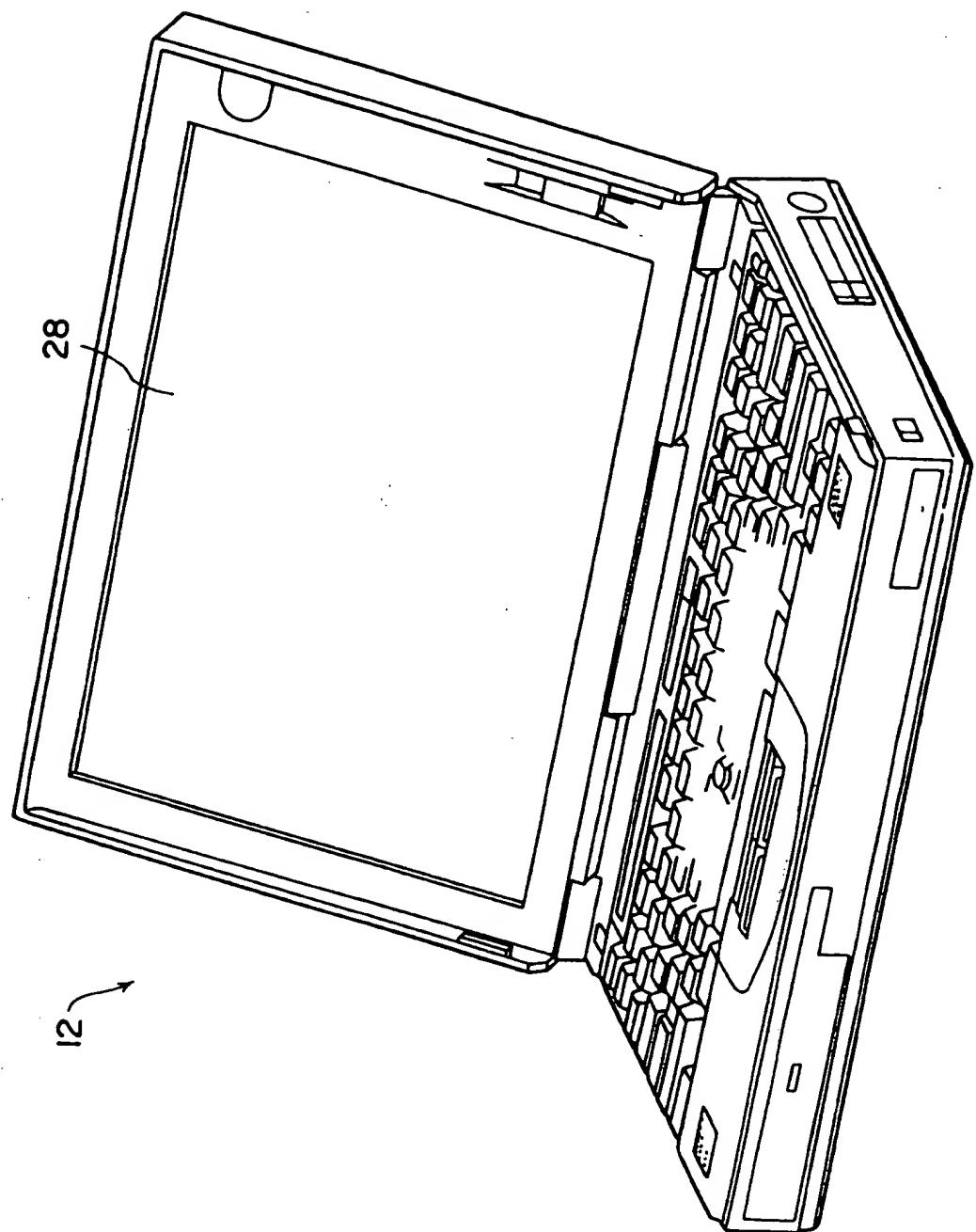
【書類名】

四面

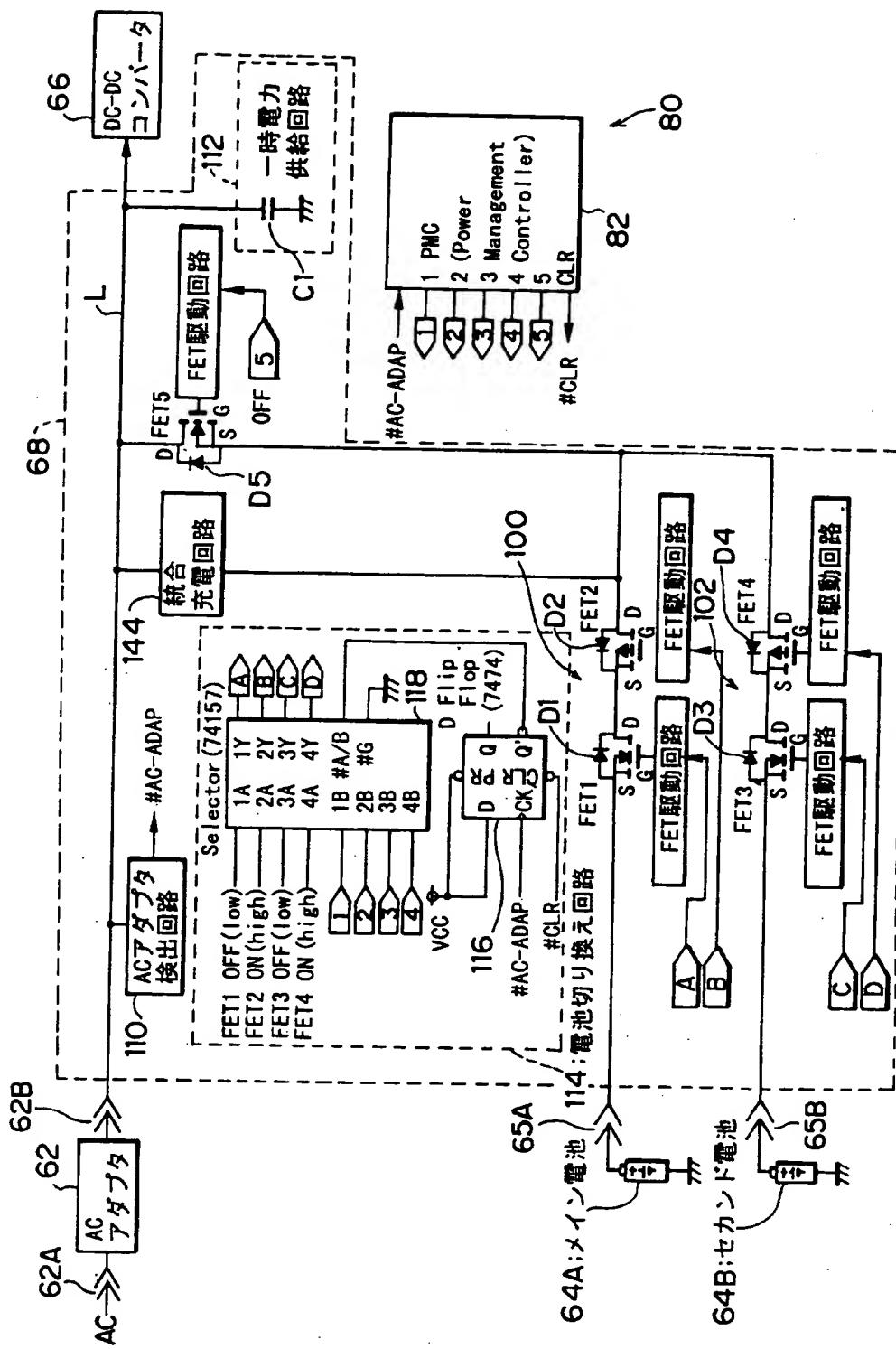
【図1】



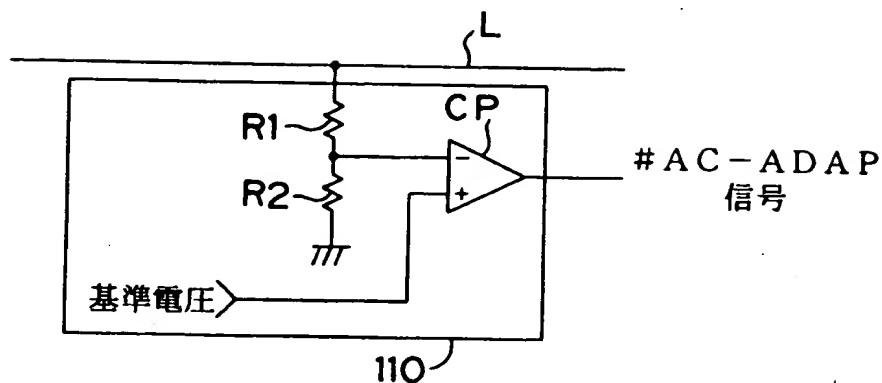
【図2】



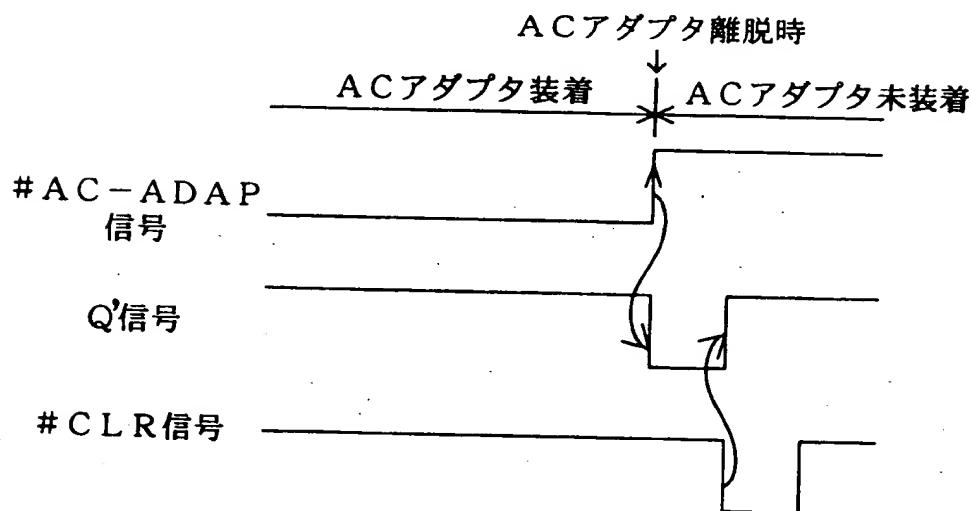
【図3】



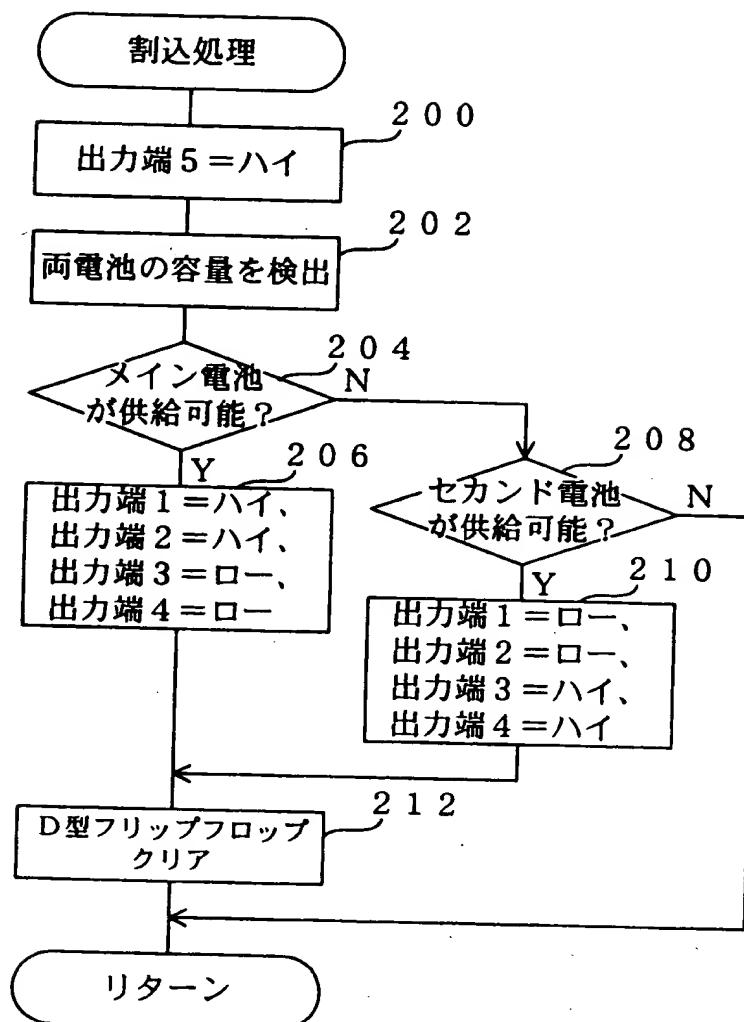
【図4】



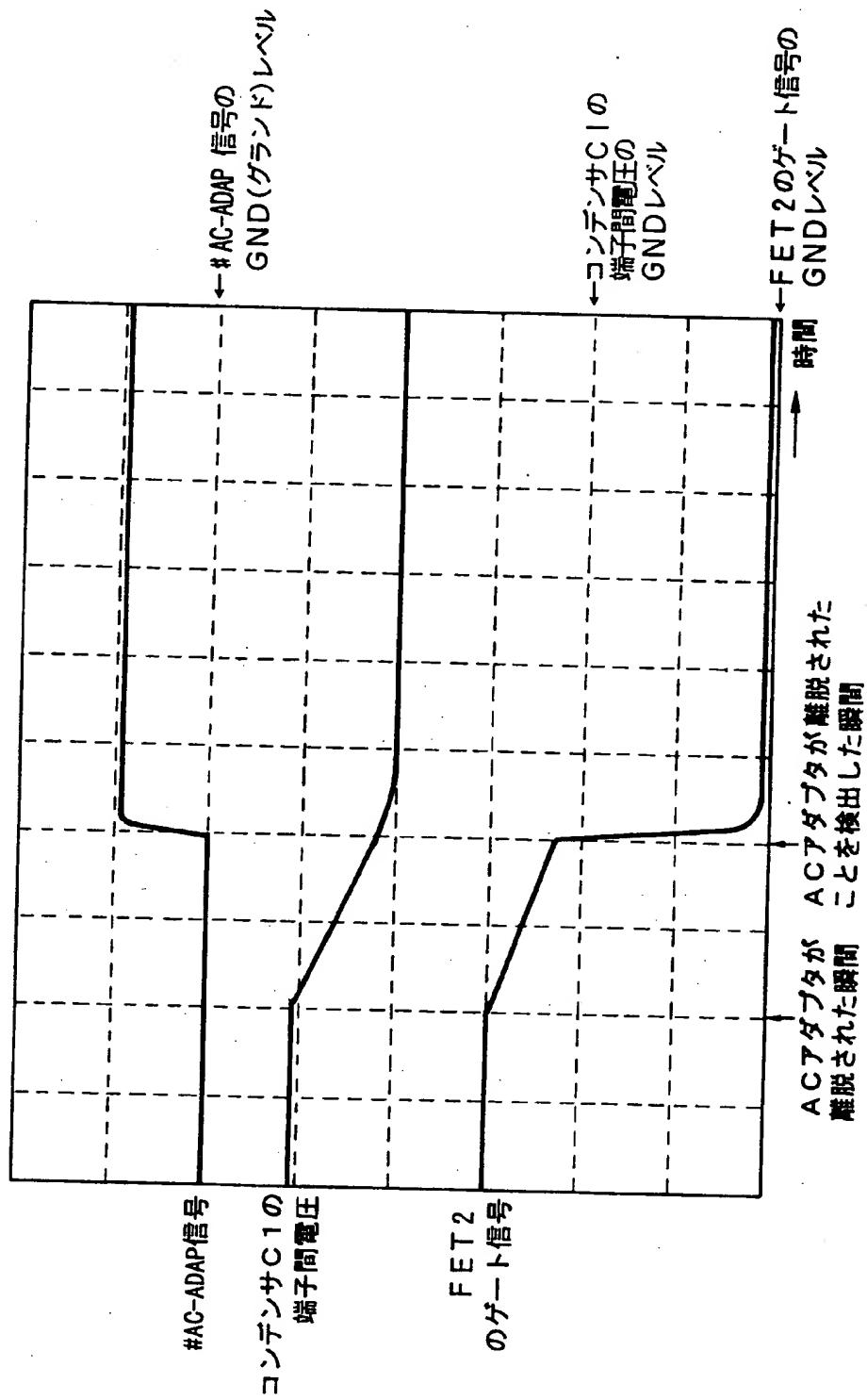
【図5】



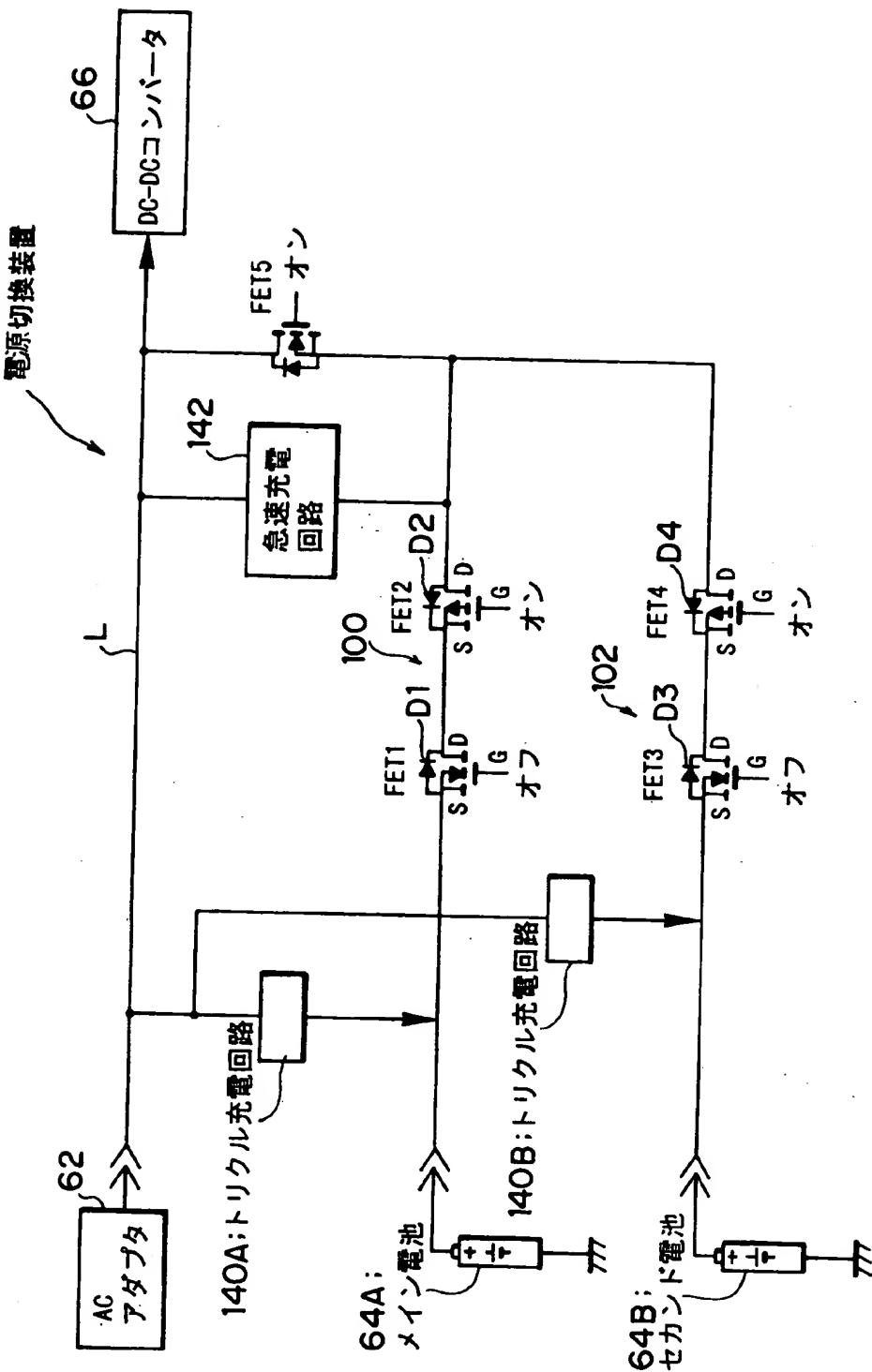
【図6】



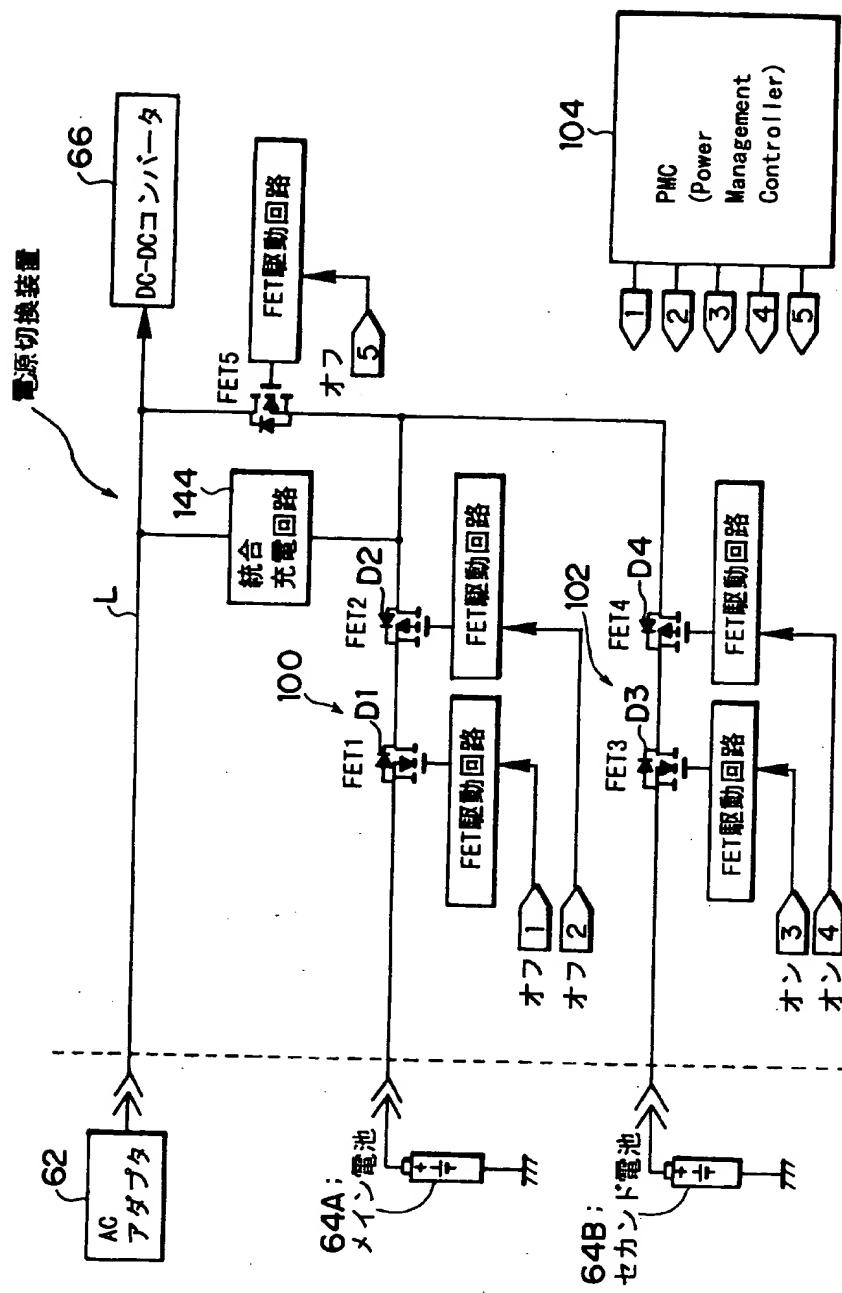
【図7】



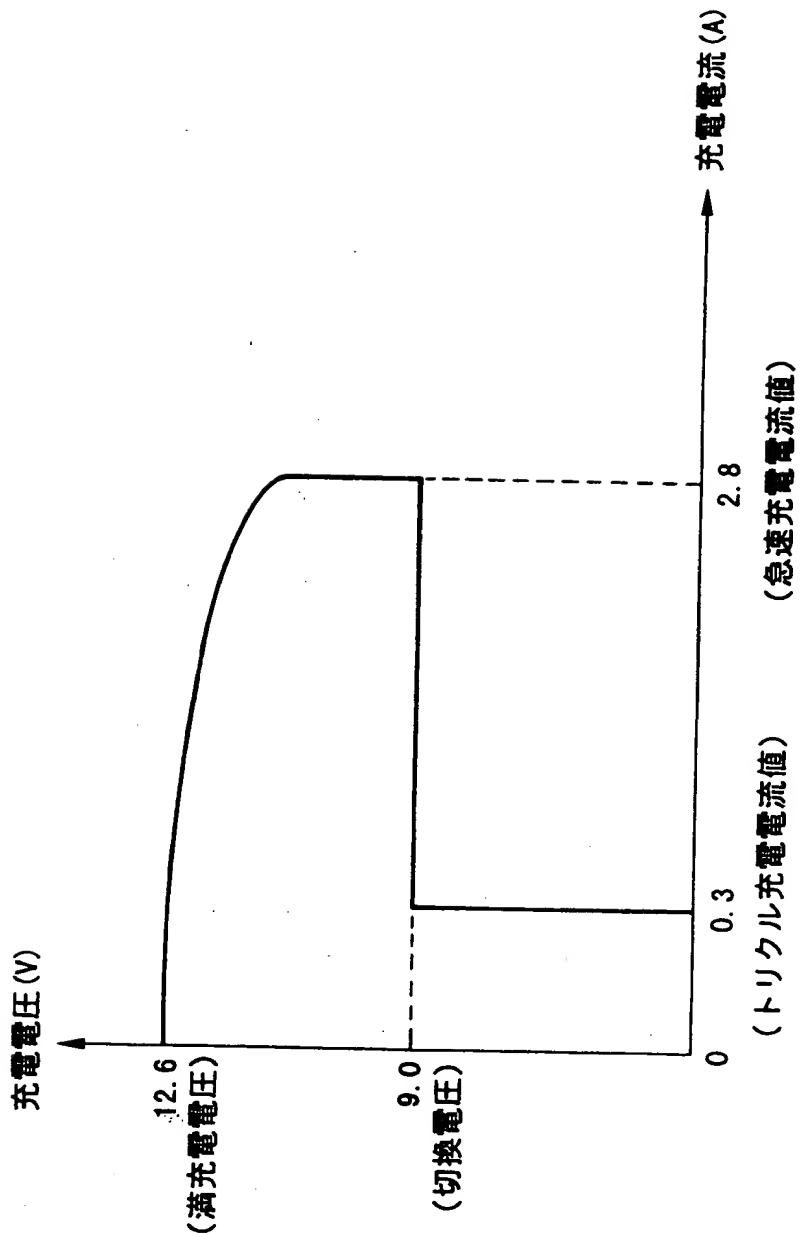
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 低コスト化及び小型化が可能で、かつ外部から供給される電力が遮断された場合でも確実に電力を供給することができる電源切換装置を得ると共に、外部からの電力供給の遮断に起因するシャットダウンを回避することができるコンピュータを得る。

【解決手段】 電力供給ラインL上にACアダプタ62を介した外部からの電力供給の遮断を検出して#AC-ADAP信号として出力するACアダプタ検出回路110と上記電力供給が遮断された際に一時的にDC-DCコンバータ66に電力を供給する一時電力供給回路112とを備えると共に、ACアダプタ62が離脱された際に、#AC-ADAP信号の変化に連動してメイン電池64A及びセカンド電池64Bが双方ともDC-DCコンバータ66に接続されるようにFET1～FET4の状態を切り換える電池切換回路114を備える。

【選択図】 図3

認定・付加情報

特許出願の番号	特願2000-000425
受付番号	50000002348
書類名	特許願
担当官	高田 良彦 2319
作成日	平成12年 2月16日

<認定情報・付加情報>

【特許出願人】

【識別番号】	390009531
【住所又は居所】	アメリカ合衆国 10504、ニューヨーク州 アーモンク (番地なし)
【氏名又は名称】	インターナショナル・ビジネス・マシンズ・コーポレーション

【代理人】

【識別番号】	100086243
【住所又は居所】	神奈川県大和市下鶴間 1623 番地 14 日本アイ・ビー・エム株式会社 大和事業所内 坂口 博
【氏名又は名称】	

【代理人】

【識別番号】	100091568
【住所又は居所】	神奈川県大和市下鶴間 1623 番地 14 日本アイ・ビー・エム株式会社 大和事業所内 市位 嘉宏
【氏名又は名称】	

【復代理人】

【識別番号】	100079049
【住所又は居所】	東京都新宿区新宿 4 丁目 3 番 17 号 HK新宿ビル 7 階 太陽国際特許事務所 中島 淳
【氏名又は名称】	

【選任した復代理人】

【識別番号】	100084995
【住所又は居所】	東京都新宿区新宿 4 丁目 3 番 17 号 HK新宿ビル 7 階 太陽国際特許事務所 加藤 和詳
【氏名又は名称】	

【選任した復代理人】

【識別番号】	100085279
--------	-----------

次頁有

認定・付加情報（続巻）

【住所又は居所】 東京都新宿区新宿四丁目3番17号 HK新宿ビル7階 太陽国際特許事務所
【氏名又は名称】 西元 勝一
【選任した復代理人】
【識別番号】 100099025
【住所又は居所】 東京都新宿区新宿4丁目3番17号 HK新宿ビル7階 太陽国際特許事務所
【氏名又は名称】 福田 浩志

次頁無

出願人履歴情報

識別番号 [390009531]

1. 変更年月日 1990年10月24日

[変更理由] 新規登録

住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)

氏 名 インターナショナル・ビジネス・マシーンズ・コーポレイション

2. 変更年月日 2000年 5月16日

[変更理由] 名称変更

住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)

氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション